

526,002  
10/526002

(12) NACH DEM VERTRAG VON MÜNCHEN ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
25. März 2004 (25.03.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/025521 A2**

(51) Internationale Patentklassifikation: **G06F 17/50**

(21) Internationales Aktenzeichen: PCT/EP2003/009548

(22) Internationales Anmeldedatum:  
28. August 2003 (28.08.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 40 133.0 30. August 2002 (30.08.2002) DE

(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von US*): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (*nur für US*): GÜNTHER, Wolfgang [DE/DE]; Ottobrunner Strasse 96, 81737 München (DE). DRECHSLER, Rolf [DE/DE]; Borgfelder Deich 1g, 28359 Bremen (DE).

(74) Anwalt: BANZER, Hans-Jörg; Kraus & Weisert, Thomas-Wimmer-Ring 15, 80539 München (DE).

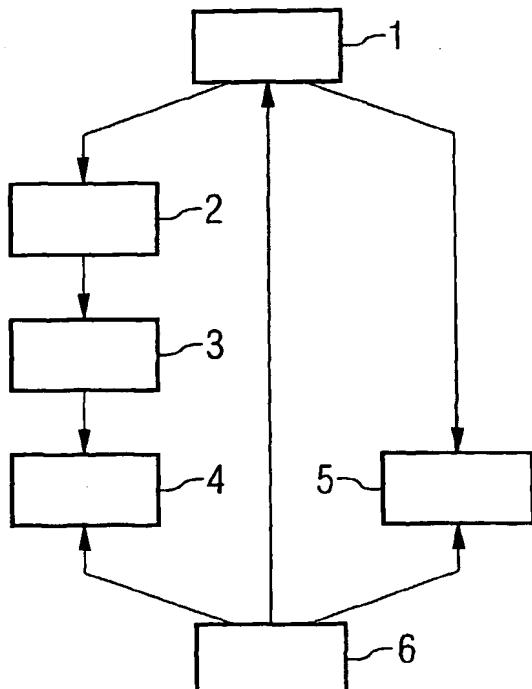
(81) Bestimmungsstaaten (*national*): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD AND DEVICE FOR AN EQUIVALENCE COMPARISON OF DIGITAL CIRCUITS

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUM ÄQUIVALENZVERGLEICH DIGITALER SCHALTUNGEN

(57) Abstract: In recent years, the equivalence comparison has become the standard method in the design of digital circuits for proving the correctness of processing steps. Before the actual equivalence comparison can be carried out, signal path identifiers in different circuit descriptions must be assigned to one another according to a second description format, whereby said circuit descriptions (4, 5) have been created by converting a circuit description (1) according to a first description format and the first description format has a higher abstraction plane than the second description format. The disadvantage of this method is that during the conversion, signal path identifiers can be modified in such a way that it is no longer possible to assign the signal path identifiers of two circuit descriptions (4, 5), which have passed through intermediate steps, according to the second description. According to the invention, assignment information for assigning signal path identifiers of circuit descriptions (4, 5) according to the second description format is also created using the circuit description (1) according to the first description format, from which the former circuit descriptions (4, 5) were created by conversion. In addition, the latter circuit descriptions (4, 5) are created from the circuit description (1) according to the first description format, in such a way that the information content is not reduced in relation to the signal path identifiers, thus simplifying the assignment of the signal path identifiers in an equivalence comparison (6).



[Fortsetzung auf der nächsten Seite]

WO 2004/025521 A2



(84) **Bestimmungsstaaten (regional):** ARIPO-Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) **Zusammenfassung:** Beim Entwurf von digitalen Schaltungen ist in den letzten Jahren der Äquivalenzvergleich zur Standardmethode geworden, um die Korrektheit von Verarbeitungsschritten nachzuweisen. Bevor der eigentliche Äquivalenzvergleich durchgeführt werden kann, müssen jedoch Signalpfadkennzeichner in verschiedenen Schaltungsbeschreibungen gemäß einem zweiten Beschreibungsformat einander zugeordnet werden, wobei die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat durch Konvertierung einer Schaltungsbeschreibung (1) gemäß einem ersten Beschreibungsformat erzeugt worden sind und das erste Beschreibungsformat eine höhere Abstraktionsebene aufweist als das zweite Beschreibungsformat. Bei dieser Konvertierung können nachteiligerweise Signalpfadkennzeichner derart verändert werden, dass eine Zuordnung der Signalpfadkennzeichner zweier Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat, die unterschiedliche Zwischenschritte durchlaufen haben, nicht mehr möglich ist. Erfindungsgemäß ist daher vorgesehen, Zuordnungsinformationen zur Zuordnung von Signalpfadkennzeichnern von Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat auch in Abhängigkeit der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat zu erzeugen, aus der die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat durch Konvertierung entstanden sind. Weiterhin können die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat aus der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat derart erzeugt werden, dass der Informationsgehalt in Bezug auf die Signalpfadkennzeichner nicht geringer wird, so dass die Zuordnung der Signalpfadkennzeichner in einem Äquivalenzvergleich (6) erleichtert wird.

**Beschreibung****Verfahren und Vorrichtung zum Äquivalenzvergleich digitaler Schaltungen**

5 Die vorliegende Erfindung betrifft ein Verfahren sowie eine Vorrichtung zur Erzeugung von Zuordnungsinformationen für Signalpfadkennzeichner in Schaltungsbeschreibungen zur Beschreibung digitaler Schaltungen gemäß unterschiedlicher Beschreibungsformate. Weiterhin betrifft die vorliegende Erfindung 10 ein digitales Speichermedium mit Steuersignalen zur Ausführung der erfundungsgemäßen Verfahren auf einer Datenverarbeitungseinrichtung.

15 Die Validierung einzelner Entwurfsschritte durch Simulationsverfahren stößt beim Entwurf digitaler Schaltungen deutlich an ihre Grenzen. Heutige ASICs können aus mehreren Millionen Gattern bestehen, so dass durch die ständig zunehmende Komplexität der Entwürfe bei gleichzeitig angestrebten verringerten 20 Entwicklungszeiten der Umfang der durchgeföhrten Simulationsläufe zur Sicherung der erforderlichen Qualität nicht mehr ausreicht. Selbst durch Simulationsläufe, die sich über Tage und Wochen erstrecken, kann nur ein Bruchteil der Abdeckung erreicht werden. Neben dem Laufzeitproblem stößt die 25 klassische Simulation noch an anderen Stellen an ihre Grenzen. So werden durch zufällige Simulationsstimuli (Random Pattern Simulation) im Allgemeinen nicht alle schwierigen Situationen, sog. Corner Cases, abgedeckt. Ein weiteres Problem, das sich im unmittelbaren Anschluss an die Entdeckung 30 eines Fehlers ergibt, ist die Korrektur. Auch hier liefert die Simulation wenig Hilfe in Bezug auf die Lokalisierung der Fehler in der Beschreibung. Bei der Fehlerentdeckung wird zwar der Effekt sichtbar, der Grund für das falsche Verhalten folgt jedoch nicht unmittelbar daraus. Bei komplexen Entwürfen 35 kommt der Diagnose des Fehlerorts jedoch eine immer größere Bedeutung zu, da es schwerfällt, den gesamten Entwurf zu überblicken.

aber für die beteiligten Personen das Verständnis erschwert ist.

Im Verlauf der Konvertierung einer Schaltungsbeschreibung auf einer hohen Abstraktionsebene zu Beginn des Entwurfs zu einer Schaltungsbeschreibung auf einer niedrigeren Abstraktionsebene werden zusätzliche Modifikationen an der digitalen Schaltung ausgeführt. Diese können beispielsweise die Optimierung zur Testbarkeit der resultierenden digitalen Schaltung oder eine Optimierung der Signallaufzeiten sein. Darüber hinaus müssen oft gegen Ende des Entwurfsprozesses noch Änderungen an der digitalen Schaltung vorgenommen werden, die dann aber an der Schaltungsbeschreibung auf der niedrigeren Abstraktionsebene durchgeführt werden, so dass die Korrektheit der vorgenommenen Änderungen auf Grund der niedrigeren Abstraktionsebene schwerer zu kontrollieren ist.

Am Ende des Entwicklungsvorgangs besitzt man nun eine Schaltungsbeschreibung der digitalen Schaltung auf einer niedrigen Abstraktionsebene, wobei im Verlauf der Entwicklung Änderungen vorgenommen wurden, die geprüft werden sollen. Dabei wird die ursprüngliche Schaltungsbeschreibung auf der hohen Abstraktionsebene direkt ohne Vornahme der Modifikationen auf eine niedrige Abstraktionsebene konvertiert, um eine Vergleichsbeschreibung auf niedriger Abstraktionsebene zu erhalten. Diese Vergleichsbeschreibung wird einem Äquivalenzvergleich mit der am Ende des Entwicklungsvorgangs erhaltenen Schaltungsbeschreibung unterzogen, um die Modifikationen zu testen. Der Äquivalenzvergleich findet insbesondere auf der Basis von Signalpfaden innerhalb der digitalen Schaltung statt, denen Signalpfadkennzeichner zugeordnet werden. Für einen ordnungsgemäßen Äquivalenzvergleich ist somit die genaue Zuordnung der Signalpfadkennzeichner erforderlich. Bei der Konvertierung in eine niedrigere Abstraktionsebene jedoch werden in der Regel die Signalpfadkennzeichner verändert, so dass auf Grund der im Entwicklungsprozess vorgenommenen Modifikationen die erzeugte Schaltungsbeschreibung auf der niedrigen Abstraktionsebene andere Signalpfadkennzeichner verwendet.

det als die Vergleichsbeschreibung. In diesem Fall müssen nachteiligerweise per Hand die entsprechenden Zuordnungen geschaffen werden, um den Äquivalenzvergleich durchführen zu können, welches aufwendig ist und unter Umständen sogar un-

5 möglich ist.

Aufgabe der vorliegenden Erfindung ist es daher, ein System zur Erleichterung der Zuordnung von Signalpfaden in Schaltungsbeschreibungen einer niedrigen Abstraktionsebene zu

10 schaffen.

Die erfindungsgemäße Aufgabe wird durch ein Verfahren mit den Merkmalen des Anspruchs 1 bzw. 10, bzw. eine Vorrichtung mit den Merkmalen des Anspruchs 7 bzw. 14 bzw. ein digitales Speichermedium mit den Merkmalen des Anspruchs 9 bzw. 16 gelöst. Die Unteransprüche definieren jeweils bevorzugte und vorteilhafte Ausführungsformen der vorliegenden Erfindung.

Erfindungsgemäß werden zur Herstellung der Zuordnungen der 20 Signalpfadkennzeichner aus zwei unterschiedlichen Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat auch wenigstens zum Teil Informationen der Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat herangezogen, aus der die Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat durch Konvertierung erzeugt wurden. Diese Informationen können dazu verwendet werden, Änderungen der Signalpfadkennzeichner einzelner Signalpfade nachzuvollziehen und Zuordnungen zu schaffen. Insbesondere in Fällen von höheren Datentypen, wie beispielsweise Records, die mehrere Signalpfade 25 umfassen, können so die Signalpfade besser zugeordnet werden. So kann beispielsweise eine Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat Signalpfadgruppenkennzeichner umfassen, die eine Gruppe von Signalpfaden bezeichnet. Diese Gruppe von Signalpfaden kann wiederum in Untergruppen mit eigenen Gruppenkennzeichnungen unterteilt sein. Bei der Konvertierung der Schaltungsbeschreibung in das zweite Beschreibungsformat kann es dabei vorkommen, dass die Signalpfade, 30 die von dem Signalgruppenkennzeichner erfasst wurden, alle 35

die Bezeichnung des Signalpfadgruppenkennzeichners zuzüglich eines Indexes erhalten. Anhand des Indexes alleine ist unter keinen Umständen mehr ersichtlich, welche Unterbezeichnung ein bestimmter Signalpfad besessen hat oder welcher Unter-  
5 gruppe ein bestimmter Signalpfad angehört hat.

Das erste Beschreibungsformat speichert die digitale Schaltung vorzugsweise in einer Schaltungsbeschreibung gemäß der Registertransferebene. Das zweite Beschreibungsformat kann  
10 vorteilhafterweise das Netzlistenformat sein.

Die mit dem erfindungsgemäßen Verfahren bzw. der erfindungsgemäßen Vorrichtung erzeugten Zuordnungsinformationen können als eigene Liste erzeugt werden, die von einem Verfahren bzw.  
15 einer Vorrichtung zur Durchführung des Äquivalenzvergleichs herangezogen wird. Ebenso können die Zuordnungsinformationen bereits dort erzeugt werden, wo der Äquivalenzvergleich selbst durchgeführt wird. So kann eine Vorrichtung bzw. ein Verfahren zur Durchführung des Äquivalenzvergleichs die Er-  
20 zeugung der Zuordnungsinformationen bereits umfassen, so dass in diesem Fall der Äquivalenzvergleich zwischen zwei Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat unter gleichzeitiger Berücksichtigung einer Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat durchgeführt wird.

25 Auf dem Weg der Schaltungsbeschreibung einer digitalen Schaltung gemäß dem ersten Beschreibungsformat zu einer Schaltungsbeschreibung der digitalen Schaltung gemäß dem zweiten Beschreibungsformat können u.U. zahlreiche Schaltungsbe-  
schreibungen entstehen, die unterschiedliche Beschreibungs-  
30 formate unterschiedlicher Abstraktionsebenen besitzen können. Für die Durchführung der Erfindung ist es unerheblich, ob bei der Erzeugung der Zuordnungsinformationen eine Schaltungsan-  
ordnung gemäß der höchsten auftretenden Abstraktionsebene he-  
rangezogen wird oder eine Schaltungsbeschreibung einer darun-  
35 terliegenden Abstraktionsebene, solange eine Schaltungsbe-  
schreibung gemäß einem Beschreibungsformat auf einer Abstrak-  
tionsebene herangezogen wird, die über der Abstraktionsebene

der Schaltungsbeschreibungen des zweiten Beschreibungsformats liegt, zwischen denen letztendlich der Äquivalenzvergleich durchgeführt wird.

5 Ebenso können auch mehrere Schaltungsbeschreibungen auf höheren Abstraktionsebenen herangezogen werden.

Die vorliegende Erfindung kann von nur zu diesem Zweck eingerichteten Vorrichtungen oder von allgemein verwendbaren, programmierbaren Vorrichtungen durchgeführt werden. In letzterem Fall kann die Vorrichtung ein Personal Computer, eine Datenverarbeitungsanlage, eine Workstation oder eine andere programmierbare Vorrichtung sein, wobei in diesem Fall die Erfindung auch einen Datenträger umfasst, der entsprechend eingestrahlte Steuersignale aufweist, die derart eingerichtet sind, dass sie im Zusammenwirken mit einer Datenverarbeitungsanlage die erfindungsgemäßen Verfahren durchführen. Dazu muss die Datenverarbeitungsanlage von den Steuersignalen auf den Datenträger gesteuert werden, wozu die Datenverarbeitungsanlage vorzugsweise eine Einrichtung zum Auslesen der Steuersignale vom Datenträger aufweist.

Die Zuordnung von Signalpfadkennzeichnern wird auch als Matching bezeichnet. Bei einem Beispiel liegt die erste Schaltungsbeschreibung in dem VHDL-Format vor, das die digitale Schaltung auf der Registertransferebene speichert. Das zweite Beschreibungsformat entspricht dem GAT-Format und stellt ein Netzlistenformat dar.

30 Die Übersetzung von VHDL in das GAT-Format erfolgt in Form der Zwischenstufen in mehreren Phasen. Zunächst wird die VHDL-Beschreibung eingelesen und in interne Datenstrukturen repräsentiert (Parsing). Aus dieser Repräsentation werden die Signale extrahiert. Zu jedem Signal werden die entsprechenden Zuweisungen analysiert und die jeweiligen Übergangsfunktionen berechnet. Für manche Signale werden speichernde Elemente (Flipflops) erzeugt, während die restlichen einfach verbunden werden können. Anschließend werden die Signale in einzelne

Bits zerlegt. Entsprechend werden Namen für die einzelnen Bits ausgehend von den Signalname generiert. Zum Schluss folgen noch einige Reduktionen auf Bit-Ebene, wie das Entfernen von Flipflops, die nach dem Übergang zur Bit-Ebene nicht mehr benötigt werden.

Gemäß der erfindungsgemäßen Lösung wird dabei folgendermaßen vorgegangen; stellen verschieden Signale die gleiche Funktion dar und werden deshalb durch die gleichen Flipflops repräsentiert, so bekommt dieses Flipflop eine Liste von Namen zugewiesen (statt bisher einem einzigen Namen). Falls notwendig, kann die Liste in einen Haupt- und mehrere Nebennamen aufgeteilt werden. Bei der Zerlegung von Signalen in einzelne Bits werden auf die gleiche Weise zusätzlich zu dem Hauptnamen Nebennamen generiert. Werden komplizierte Datentypen verwendet, so können entweder mögliche Nebennamen generiert werden oder ein Verweis auf die Stelle im jeweiligen Datentyp eingefügt werden. Insgesamt ist die Erzeugung der Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat unter Beibehaltung des Informationsgehalts in Bezug auf die Signalpfadkennzeichen nicht wesentlich aufwendiger als die gemäß dem Stand der Technik durchgeführte Konvertierung, da die Berechnung der Übergangsfunktionen wesentlich mehr Zeit und Platz benötigen als die Generierung der Signalnamen. Durch die Verwendung zusätzlicher Informationen aus einer höheren Abstraktionsebene können namensbasierte Verfahren somit einen Ansatz bilden, der auch in schwierigen Fällen eine Lösung bestimmten kann.

Im vorgenannten Fall, in dem der zum verbesserten Matching benötigte Informationsgehalt der Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat bei der Konvertierung in Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat beibehalten wurde, kann der Äquivalenzvergleich auch nur in Abhängigkeit der Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat durchgeführt werden, da die Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat ausreichenden Informationsgehalt aufweisen.

Die vorliegende Erfindung kommt auch in einem Verfahren bzw. einer Vorrichtung zum Erzeugen einer digital gespeicherten Schaltungsbeschreibung zum Tragen, wobei erfindungsgemäß die erzeugte Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat sich auf einer niedrigeren Abstraktionsebene als eine Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat befindet, aus dem die Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat erzeugt worden ist. Dieser Vorgang, der allg. auch als Konvertierung bezeichnet werden kann, führt zu einer Veränderung der Signalpfadkennzeichner, wobei erfindungsgemäß der Informationsgehalt der Signalpfadkennzeichner nicht abnimmt. Auf diese Weise wird erreicht, dass zum einen das Abstraktionsniveau verringert und die Schaltungsbeschreibung besser zur Einleitung der Produktion der digitalen Schaltung vorbereitet werden kann, und zum anderen verbesserte Ausgangsbedingungen für einen Äquivalenzvergleich geschaffen werden. Durch die Beibehaltung eines hohen Informationsgehalts in Bezug auf die Signalpfadkennzeichner der Konvertierung der Schaltungsbeschreibung wird der nachfolgende Äquivalenzvergleich wesentlich vereinfacht.

Zur Beibehaltung des Informationsgehalts in Bezug auf die Signalpfadkennzeichner können beispielsweise bei Auflösung von Signalpfadgruppenkennzeichnern den Signalpfaden der Gruppe Signalpfadkennzeichner zugeordnet werden, in denen sowohl die Bezeichnung der Signalpfadgruppenkennzeichnung als auch eine Unterbezeichnung des entsprechenden einzelnen Signalpfads bzw. der Signalpfaduntergruppe aufscheint.

Die Beibehaltung des ursprünglichen Informationsgehalts in Bezug auf die Signalpfadkennzeichner kann auch dadurch erreicht werden, dass Änderungen der Signalpfadkennzeichnungen dokumentiert werden. Diese Änderungen können beispielsweise an geeigneter Stelle in der digital gespeicherten Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat als Änderungen gespeichert sein, so dass die Programme entweder zur Erzeugung von Zuordnungsinformationen oder gleich zur Durchführung des Äquivalenzvergleichs an dieser Stelle auf die

vorgenommenen Änderungen zugreifen und diese bei der Zuordnung von Signalpfaden berücksichtigen können.

Unabhängig davon können Hinweise auf zusammengehörige Signalpfade erzeugt und mit der Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat gespeichert werden, wobei die zusammengehörigen Signalpfade in der Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat als zusammengehörig gekennzeichnet waren und diese Kennzeichnung bei der Erzeugung der Schaltungsbeschreibung gemäß dem zweiten Beschreibungsformat in der unmittelbaren Signalpfadkennzeichnung verloren gegangen ist.

Die Erfindung wird nachfolgend anhand eines bevorzugten Ausführungsbeispiels unter Bezugnahme auf die beigefügte Zeichnung näher erläutert.

Figur 1 zeigt schematisch die Erzeugung verschiedener Schaltungsbeschreibungen und mit abschließendem Äquivalenzvergleich gemäß dem Ausführungsbeispiel der vorliegenden Erfindung, und

Figur 2 zeigt schematisch die Erzeugung verschiedener Schaltungsbeschreibungen mit abschließendem Äquivalenzvergleich gemäß dem Stand der Technik.

Vor der Beschreibung des Ausführungsbeispiels der vorliegenden Erfindung wird in Figur 2 die Vorgehensweise nach dem Stand der Technik beschrieben. Ausgehend von einer ersten Schaltungsbeschreibung 1 gemäß einem ersten Beschreibungsformat soll die darin beschriebene digitale Schaltung in eine vierte Schaltungsbeschreibung konvertiert werden, die gemäß einem zweiten Beschreibungsformat die digitale Schaltung speichert. Die vierte Schaltungsbeschreibung 4 besitzt den Vorteil, dass sie besser als Grundlage für die Herstellung der digitalen Schaltung geeignet ist. Nachteiligerweise jedoch wird gemäß dem zweiten Beschreibungsformat die digitale Schaltung auf einer niedrigeren Abstraktionsebene als gemäß

dem ersten Beschreibungsformat gespeichert, so dass die vier-  
te Schaltungsbeschreibung 4 für die beteiligten Personen  
schwerer verständlich ist. In dem Entwicklungsfortgang von  
der ersten Schaltungsbeschreibung 1 bis zur vierten Schal-  
tungsbeschreibung 5 werden weitere Zwischenstadien durchlau-  
fen, in denen beispielsweise zu Zwecken der Testbarkeit, der  
Beobachtbarkeit oder einfach nur auf Grund erst zum Schluss  
bekannt gewordener Änderungsvorgaben Modifikationen an der  
Schaltung vorgenommen werden. Diese Zwischenstufen werden von  
der zweiten Schaltungsbeschreibung 10 bzw. der dritten Schal-  
tungsbeschreibung 11 dargestellt. Die bis zu der vierten  
Schaltungsbeschreibung 12 vorgenommenen Modifikationen werden  
zwar benötigt, sollen jedoch die Grundfunktion der von der  
ersten Schaltungsbeschreibung 1 gespeicherten digitalen  
15 Schaltung nicht verändern.

Um festzustellen, ob und welche Änderungen der Funktion der  
digitalen Schaltung zwischen der ersten Schaltungsbeschrei-  
bung 1 und der letztendlich erhaltenen vierten Schaltungsbe-  
schreibung 16 aufgetreten sind, wird ein Äquivalenzvergleich  
20 durchgeführt. Bei diesem Äquivalenzvergleich, der von einem  
als Block 6 dargestellten Programm durchgeführt wird, wird  
von zwei Schaltungsbeschreibungen 4, 5 gemäß dem zweiten Be-  
schreibungsformat durch Anwendung mathematischer Methoden  
25 bzw. Beweise die Äquivalenz festgestellt oder werden Änderun-  
gen aufgedeckt.

Dazu wird aus der ersten Schaltungsbeschreibung 1 gemäß dem  
ersten Beschreibungsformat eine fünfte Schaltungsbeschreibung  
30 5 gemäß dem zweiten Beschreibungsformat erzeugt, wobei die  
auf dem Weg zur Erzeugung der vierten Schaltungsbeschreibung  
4 vorgenommenen Modifikationen nicht durchgeführt werden. Die  
vierte und die fünfte Schaltungsbeschreibung 4, 5 müssen bei  
korrekt vorgenommenen Modifikationen an den Zwischenstufen  
35 der zweiten bzw. dritten Schaltungsbeschreibung 3, 4 demnach  
grundsätzlich die gleiche Funktion aufweisen. Der Äquivalenz-  
vergleich 6 vergleicht daher die Äquivalenz zwischen der  
vierten Schaltungsbeschreibung 4 und der fünften Schaltungs-  
9

beschreibung 5. Auf Grund der unterschiedlichen Entstehungsgeschichte können jedoch Signalpfadkennzeichner in der vierten Schaltungsbeschreibung 4 und in der fünften Schaltungsbeschreibung 5 variieren, obwohl sie sich auf die gleichen Signalfäde beziehen.

In Figur 1 ist die schematische Darstellung der Vorgehensweise nach dem erfindungsgemäßen System dargestellt. Wie zuvor in Verbindung mit dem beschriebenen Stand der Technik dient 10 als Ausgangspunkt eine erste Schaltungsbeschreibung 1 einer digitalen Schaltung. Über die Zwischenstufen einer zweiten Schaltungsbeschreibung 2 und einer dritten Schaltungsbeschreibung 3 wird eine vierte Schaltungsbeschreibung 4 gemäß dem zweiten Beschreibungsformat erzeugt, wohingegen die erste 15 Schaltungsbeschreibung gemäß dem ersten Beschreibungsformat war. Gemäß dem zweiten Beschreibungsformat werden digitale Schaltungen auf einer niedrigeren Abstraktionsebene gespeichert als gemäß dem ersten Beschreibungsformat. Die vierte Schaltungsbeschreibung 4 gemäß dem zweiten Beschreibungsformat ist allerdings besser dazu geeignet, die Voraussetzung 20 der Herstellung der digitalen Schaltung zu schaffen. Ebenso wie im Entwicklungsprozess gemäß dem Stand der Technik werden die Modifikationen in Verbindung mit der zweiten Schaltungsbeschreibung 2 und der dritten Schaltungsbeschreibung 3 nicht 25 zur grundsätzlichen Veränderung der Funktion der digitalen Schaltung, sondern zur besseren Testbarkeit und/oder Beobachtbarkeit oder einfach nur auf Grund kurzfristig geplanter Änderungen durchgeführt.

30 Zur Durchführung des Äquivalenzvergleichs wird wiederum direkt aus der ersten Schaltungsbeschreibung 1 eine fünfte Schaltungsbeschreibung 5 gemäß dem zweiten Beschreibungsformat erzeugt, wobei die auf dem Weg zur Erzeugung der vierten Schaltungsbeschreibung 4 vorgenommenen Modifikationen nicht 35 vorgenommen werden.

Der Äquivalenzvergleich 6 greift nun sowohl auf die vierte Schaltungsbeschreibung 4 und die fünfte Schaltungsbeschrei-

bung 5 als auch auf die erste Schaltungsbeschreibung 1 gemäß dem ersten Beschreibungsformat zu. Der Äquivalenzvergleich 6 wertet in der ersten Schaltungsbeschreibung 1 insbesondere die Signalpfadkennzeichnung aus, um die Signalpfadkennzeichner 5 in der vierten Schaltungsbeschreibung 4 und der fünften Schaltungsbeschreibung 5 besser zuordnen zu können.

Im Folgenden soll anhand exemplarischer Signalpfadkennzeichner 10 aufgezeigt werden, wie für den Äquivalenzvergleich die Zuordnungsinformationen erzeugt werden.

Unter anderem umfasst die erste Schaltungsbeschreibung 1 im beschriebenen Beispiel einen Record folgender Definitionen:

```
15   TYPE IO_commonbus_t IS RECORD
      IO_adrval  : std_ulogic;          -- Adress/Command-Valid
      IO_dval    : std_ulogic;          -- Data-Valid
      IO_adbus   : std_ulogic_vector(31 DOWNTO 0); -- Daten/Adress-Bus
      flsg       : std_ulogic;          -- Fehler-Signal
      END RECORD;
```

20 Der vorgenannte Record beinhaltet somit 35 Einzelsignale, deren Signalpfadkennzeichner wie folgt lauten:

```
25   ioc_bus_sense_flsg
      ioc_bus_sense_io_adbus(0)
      ioc_bus_sense_io_adbus(1)
      ioc_bus_sense_io_adbus(2)
      ioc_bus_sense_io_adbus(3)
      ioc_bus_sense_io_adbus(4)
      ioc_bus_sense_io_adbus(5)
      ioc_bus_sense_io_adbus(6)
      ioc_bus_sense_io_adbus(7)
      ioc_bus_sense_io_adbus(8)
      ioc_bus_sense_io_adbus(9)
      ioc_bus_sense_io_adbus(10)
      ioc_bus_sense_io_adbus(11)
      ioc_bus_sense_io_adbus(12)
      ioc_bus_sense_io_adbus(13)
      ioc_bus_sense_io_adbus(14)
      ioc_bus_sense_io_adbus(15)
      ioc_bus_sense_io_adbus(16)
      ioc_bus_sense_io_adbus(17)
      ioc_bus_sense_io_adbus(18)
      ioc_bus_sense_io_adbus(19)
      ioc_bus_sense_io_adbus(20)
      ioc_bus_sense_io_adbus(21)
      ioc_bus_sense_io_adbus(22)
```

5           *ioc\_bus\_sense\_io\_adbus(23)*  
          *ioc\_bus\_sense\_io\_adbus(24)*  
          *ioc\_bus\_sense\_io\_adbus(25)*  
          *ioc\_bus\_sense\_io\_adbus(26)*  
          *ioc\_bus\_sense\_io\_adbus(27)*  
          *ioc\_bus\_sense\_io\_adbus(28)*  
          *ioc\_bus\_sense\_io\_adbus(29)*  
          *ioc\_bus\_sense\_io\_adbus(30)*  
          *ioc\_bus\_sense\_io\_adbus(31)*  
          *ioc\_bus\_sense\_io\_adrvsl*  
          *ioc\_bus\_sense\_io\_dval*

10       Bei der Erzeugung der vierten bzw. fünften Schaltungsbeschreibung 4, 5 ist die Information des Records verlorengegangen, so dass sich in diesen Schaltungsbeschreibungen gemäß dem zweiten Beschreibungsformat nur die folgenden Signalpfadkennzeichner wiederfinden:

15       *ioc\_bus\_sense[0]*  
          *ioc\_bus\_sense[1]*  
          *ioc\_bus\_sense[2]*  
          *ioc\_bus\_sense[3]*  
          *ioc\_bus\_sense[4]*  
          *ioc\_bus\_sense[5]*  
          *ioc\_bus\_sense[6]*  
20       *ioc\_bus\_sense[7]*  
          *ioc\_bus\_sense[8]*  
          *ioc\_bus\_sense[9]*  
          *ioc\_bus\_sense[10]*  
          *ioc\_bus\_sense[11]*  
          *ioc\_bus\_sense[12]*  
          *ioc\_bus\_sense[13]*  
          *ioc\_bus\_sense[14]*  
25       *ioc\_bus\_sense[15]*  
          *ioc\_bus\_sense[16]*  
          *ioc\_bus\_sense[17]*  
          *ioc\_bus\_sense[18]*  
          *ioc\_bus\_sense[19]*  
          *ioc\_bus\_sense[20]*  
          *ioc\_bus\_sense[21]*  
30       *ioc\_bus\_sense[22]*  
          *ioc\_bus\_sense[23]*  
          *ioc\_bus\_sense[24]*  
          *ioc\_bus\_sense[25]*  
          *ioc\_bus\_sense[26]*  
          *ioc\_bus\_sense[27]*  
          *ioc\_bus\_sense[28]*  
          *ioc\_bus\_sense[29]*  
35       *ioc\_bus\_sense[30]*  
          *ioc\_bus\_sense[31]*  
          *ioc\_bus\_sense[32]*  
          *ioc\_bus\_sense[33]*  
          *ioc\_bus\_sense[34]*

Es handelt sich wiederum um 35 Signale, deren Signalpfadkennzeichner jedoch sich nur im Index unterscheiden und keine Zuordnung möglich ist.

5

Durch Berücksichtigung des Records ist jedoch ersichtlich, dass es sich um einen 32-Bit-Bus und 3 Steuersignale handeln muss.

10 Mit Hilfe dieser Informationen und ggf. der Reihenfolge des Auftretens der einzelnen Signalpfadkennzeichner und ggf. der Information über die Art und Weise, wie Signalpfadkennzeichner bei der Konvertierung aus dem ersten Beschreibungsformat in das zweite Beschreibungsformat verändert werden, können  
15 bei dem Äquivalenzvergleich 6 die Signalpfadkennzeichner der vierten Schaltungsbeschreibung 4 und der fünften Schaltungsbeschreibung 5 einander zugeordnet werden.

Somit kann mit Hilfe des erfindungsgemäßen Systems das Matching und somit das Durchführen des Äquivalenzvergleichs wesentlich vereinfacht werden.  
20

**Patentansprüche**

1. Verfahren zur Erzeugung von Zuordnungsinformationen zur Zuordnung von Signalpfadkennzeichnern von Signalpfaden von  
5 wenigstens zwei verschiedenen digital gespeicherten Schaltungsbeschreibungen (4, 5) gemäß einem zweiten Beschreibungsformat zur Beschreibung digitaler Schaltungen, wobei die wenigstens zwei Schaltungsbeschreibungen (4, 5) jeweils durch Konvertierung einer Schaltungsbeschreibung (1) gemäß einem  
10 ersten Beschreibungsformat erzeugt sind und die Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat in Bezug auf die Signalpfadkennzeichner einen höheren Informationsgehalt aufweist als die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat,  
15 dadurch gekennzeichnet,  
dass die Zuordnungsinformationen in Abhängigkeit der wenigstens zwei Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat und in Abhängigkeit wenigstens eines Teils der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat erzeugt werden.  
20

2. Verfahren nach Anspruch 1,  
dadurch gekennzeichnet,  
dass das erste Beschreibungsformat eine Beschreibung auf der  
25 Register-Transfer-Ebene ist.

3. Verfahren nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet,  
dass das zweite Beschreibungsformat ein Netzlistenformat ist.  
30

4. Verfahren nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet,  
dass die Zuordnungsinformation in Abhängigkeit von Signalpfadkennzeichnern erzeugt werden, die eine Mehrzahl von zusammengehörigen Signalpfaden kennzeichnen.  
35

5. Verfahren nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet,

dass das zweite Beschreibungsformat digitale Schaltungen auf einer niedrigeren Abstraktionsebene speichert als das erste Beschreibungsformat.

5        6. Verfahren nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet,  
dass die Zuordnungsinformationen digital gespeichert sind.

10      7. Vorrichtung zum Erzeugen von Zuordnungsinformationen zur  
Zuordnung von Signalpfadkennzeichnern von Signalpfaden von  
wenigstens zwei digital gespeicherten Schaltungsbeschreibungen  
(4, 5) gemäß einem zweiten Beschreibungsformat zur Beschrei-  
bung digitaler Schaltungen, wobei die wenigstens zwei Schal-  
tungsbeschreibungen (4, 5) jeweils durch Konvertierung einer  
15      Schaltungsbeschreibung (1) gemäß einem ersten Beschreibungs-  
format erzeugt sind und die Schaltungsbeschreibung (1) gemäß  
dem ersten Beschreibungsformat in Bezug auf die Signalpfad-  
kennzeichner einen höheren Informationsgehalt aufweist als  
die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Be-  
schreibungsformat,  
dadurch gekennzeichnet,  
dass die Vorrichtung Mittel zum Lesen der digital gespeicher-  
ten Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Be-  
schreibungsformat und zum Lesen der Schaltungsbeschreibung  
25      (1) gemäß dem ersten Beschreibungsformat und Datenverarbei-  
tungsmittel aufweist, wobei die Datenverarbeitungsmittel der-  
art eingerichtet sind, dass sie in Abhängigkeit der wenigs-  
tens zwei Schaltungsbeschreibungen (4, 5) gemäß dem zweiten  
Beschreibungsformat und wenigstens eines Teils der Schal-  
tungsbeschreibung (1) gemäß dem ersten Beschreibungsformat  
30      die Zuordnungsinformation erzeugt.

8. Vorrichtung nach Anspruch 7,  
dadurch gekennzeichnet,  
35      dass die Vorrichtung zur Durchführung eines Verfahrens nach  
einem der Ansprüche 1 bis 6 eingerichtet ist.

9. Digitales Speichermedium mit elektronisch auslesbaren Steuersignalen, die derart eingerichtet sind, dass sie mit einer programmierbaren Datenverarbeitungseinrichtung derart zusammenwirken können, dass die Datenverarbeitungseinrichtung  
5 ein Verfahren nach einem der Ansprüche 1 bis 6 ausführt.

10. Computer-Programm-Produkt mit auf einem maschinenlesbaren Träger gespeichertem Programmcode zur Durchführung eines Verfahrens nach einem der Ansprüche 1 bis 6, wenn der Programmcode auf einem Rechner abläuft oder in ihm verwendet wird.

11. Verfahren zum Erzeugen einer digital gespeicherten Schaltungsbeschreibung (4, 5) gemäß einem zweiten Beschreibungsformat einer digitalen Schaltung aus einer Schaltungsbeschreibung (1) gemäß einem ersten Beschreibungsformat der digitalen Schaltung, wobei die Schaltungsbeschreibung (4, 5) gemäß dem zweiten Beschreibungsformat die digitale Schaltung auf einer niedrigeren Abstraktionsebene speichert als die Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat und die Schaltungsbeschreibungen (1, 4, 5) gemäß den beiden Beschreibungsformaten jeweils Signalpfadkennzeichner von Signalpfaden der digitalen Schaltung umfassen,  
15 dadurch gekennzeichnet,  
dass die Schaltungsbeschreibung (4, 5) gemäß dem zweiten Beschreibungsformat derart erzeugt wird, dass sie in Bezug auf die Signalpfadkennzeichner einen ebenso hohen Informationsgehalt wie die Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat aufweist.

20 12. Verfahren nach Anspruch 11,  
dadurch gekennzeichnet,  
dass die Schaltungsbeschreibung (4, 5) gemäß dem zweiten Beschreibungsformat derart erzeugt wird, dass sie Informationen über Änderungen der Signalpfadkennzeichner der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat im Vergleich zu den Signalpfadkennzeichnern der erzeugten Schaltungsbeschreibung (4, 5) gemäß dem zweiten Beschreibungsformat aufweist.

13. Verfahren nach Anspruch 11 oder 12,  
dadurch gekennzeichnet,  
dass die Schaltungsbeschreibung (4, 5) gemäß dem zweiten Be-  
schreibungsformat derart erzeugt wird, dass sie Signalpfad-  
gruppenkennzeichner umfasst, die anzeigen, welche Signalpfade  
in der Schaltungsbeschreibung (1) gemäß dem ersten Beschrei-  
bungsformat mit einer Gruppe bildenden Signalpfadkennzeich-  
nern versehen sind.

10

14. Verfahren nach Anspruch 13,  
dadurch gekennzeichnet,  
dass die Signalpfadgruppenkennzeichner in der Schaltungsbe-  
schreibung (4, 5) gemäß dem zweiten Beschreibungsformat ein  
15 Hinweis auf die Signalpfadkennzeichner in der Schaltungsbe-  
schreibung (4, 5) gemäß dem zweiten Beschreibungsformat sind,  
deren zugeordnete Signalpfade in der Schaltungsbeschreibung  
(1) gemäß dem ersten Beschreibungsformat als Gruppe einen  
einheitlichen Signalpfadkennzeichner aufweisen.

20

15. Vorrichtung zum Erzeugen einer digital gespeicherten  
Schaltungsbeschreibung (4, 5) einer digitalen Schaltung gemäß  
einem ersten Beschreibungsformat aus einer Schaltungsbe-  
schreibung (1) gemäß einem ersten Beschreibungsformat der di-  
25 gitalen Schaltung, wobei die Schaltungsbeschreibung (4, 5)  
gemäß dem zweiten Beschreibungsformat die digitale Schaltung  
in einer niedrigeren Abstraktionsebene speichert als die  
Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsfor-  
mat und die Schaltungsbeschreibungen (1, 4, 5) gemäß den bei-  
30 den Beschreibungsformaten jeweils Signalpfadkennzeichner von  
Signalpfaden der digitalen Schaltung aufweisen,  
dadurch gekennzeichnet,  
dass die Vorrichtung Mittel zum Lesen der digital gespeicher-  
ten Schaltungsbeschreibung (1) gemäß dem ersten Beschrei-  
35 bungsformat, Mittel zum Schreiben der Schaltungsbeschreibung  
(4, 5) gemäß dem zweiten Beschreibungsformat und Datenverar-  
beitungsmittel aufweist, wobei die Datenverarbeitungsmittel  
derart eingerichtet sind, dass sie die Schaltungsbeschreibung

(4, 5) gemäß dem zweiten Beschreibungsformat derart erzeugen, dass diese in Bezug auf die Signalpfadkennzeichner einen ebenso hohen Informationsgehalt wie die Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat aufweist.

5

16. Vorrichtung nach Anspruch 15, dadurch gekennzeichnet, dass die Vorrichtung zur Durchführung eines Verfahrens nach einem der Ansprüche 11 bis 14 eingerichtet ist.

10

17. Digitales Speichermedium mit elektronisch auslesbaren Steuersignalen, die derart eingerichtet sind, dass sie mit einer programmierbaren Datenverarbeitungseinrichtung derart zusammenwirken können, dass die Datenverarbeitungseinrichtung ein Verfahren nach einem der Ansprüche 11 bis 14 ausführt.

18. Computer-Programm-Produkt mit auf einem maschinenlesbaren Träger gespeichertem Programmcode zur Durchführung eines Verfahrens nach einem der Ansprüche 11 bis 14, wenn der Programmcode auf einem Rechner abläuft oder in ihm verwendet wird.

FIG 1

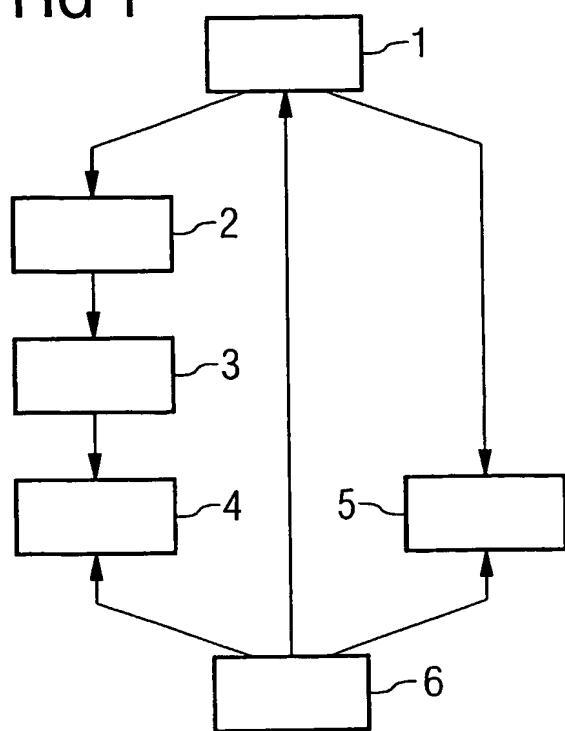
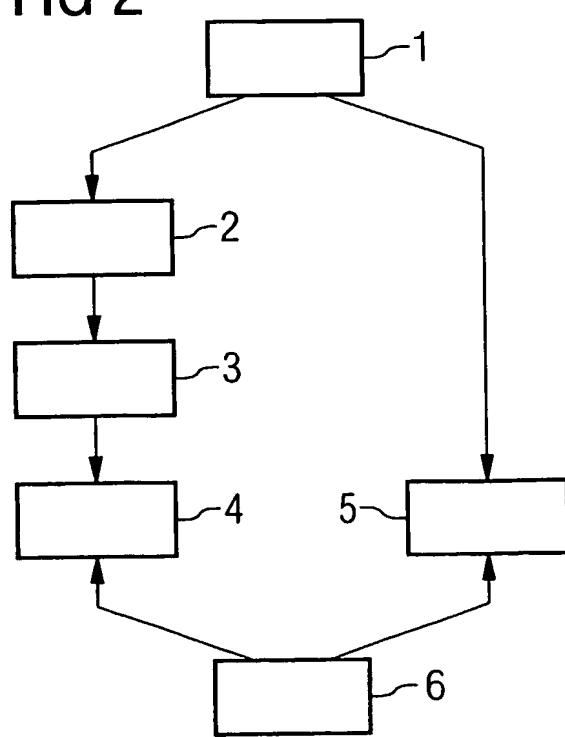


FIG 2



## (12) NACH DEM VERTRÄG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro(43) Internationales Veröffentlichungsdatum  
25. März 2004 (25.03.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/025521 A3**(51) Internationale Patentklassifikation<sup>7</sup>: **G06F 17/50**

(21) Internationales Aktenzeichen: PCT/EP2003/009548

(22) Internationales Anmeldedatum:  
28. August 2003 (28.08.2003)

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **GÜNTHER, Wolfgang** [DE/DE]; Ottobrunner Strasse 96, 81737 München (DE). **DRECHSLER, Rolf** [DE/DE]; Borgfelder Deich 1g, 28359 Bremen (DE).

(25) Einreichungssprache: Deutsch

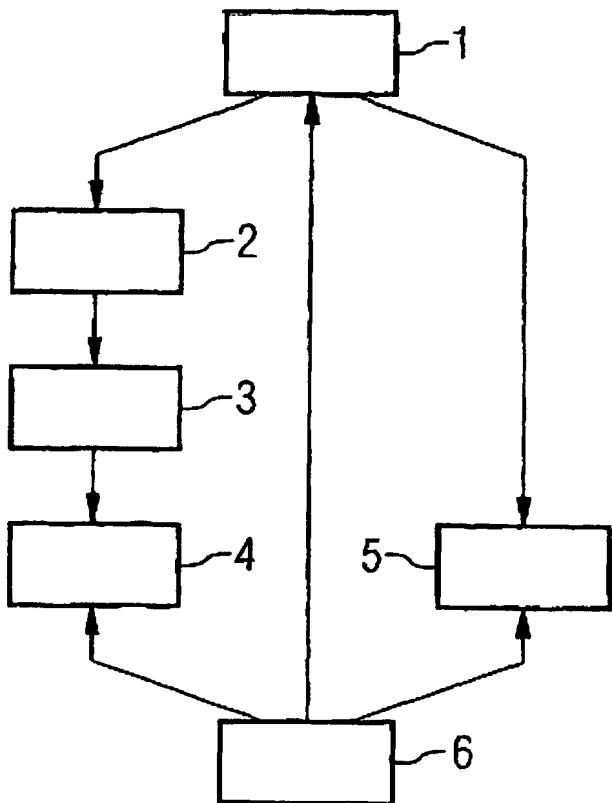
(74) Anwalt: **BANZER, Hans-Jörg**; Kraus & Weisert, Thomas-Wimmer-Ring 15, 80539 München (DE).(26) Veröffentlichungssprache: Deutsch  
(30) Angaben zur Priorität:  
102 40 133.0 30. August 2002 (30.08.2002) DE

(81) Bestimmungsstaaten (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT,

*[Fortsetzung auf der nächsten Seite]*

(54) Title: METHOD AND DEVICE FOR AN EQUIVALENCE COMPARISON OF DIGITAL CIRCUITS

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUM ÄQUIVALENZVERGLEICH DIGITALER SCHALTUNGEN



**(57) Abstract:** In recent years, the equivalence comparison has become the standard method in the design of digital circuits for proving the correctness of processing steps. Before the actual equivalence comparison can be carried out, signal path identifiers in different circuit descriptions must be assigned to one another according to a second description format, whereby said circuit descriptions (4, 5) have been created by converting a circuit description (1) according to a first description format and the first description format has a higher abstraction plane than the second description format. The disadvantage of this method is that during the conversion, signal path identifiers can be modified in such a way that it is no longer possible to assign the signal path identifiers of two circuit descriptions (4, 5), which have passed through intermediate steps, according to the second description. According to the invention, assignment information for assigning signal path identifiers of circuit descriptions (4, 5) according to the second description format is also created using the circuit description (1) according to the first description format, from which the former circuit descriptions (4, 5) were created by conversion. In addition, the latter circuit descriptions (4, 5) are created from the circuit description (1) according to the first description format, in such a way that the information content is not reduced in relation to the signal path identifiers, thus simplifying the assignment of the signal path identifiers in an equivalence comparison (6).



RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR,  
TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **Bestimmungsstaaten (regional):** ARIPO Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— mit internationalem Recherchenbericht

— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(88) **Veröffentlichungsdatum des internationalen Recherchenberichts:**

12. August 2004

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) **Zusammenfassung:** Beim Entwurf von digitalen Schaltungen ist in den letzten Jahren der Äquivalenzvergleich zur Standardmethode geworden, um die Korrektheit von Verarbeitungsschritten nachzuweisen. Bevor der eigentliche Äquivalenzvergleich durchgeführt werden kann, müssen jedoch Signalpfadkennzeichner in verschiedenen Schaltungsbeschreibungen gemäß einem zweiten Beschreibungsformat einander zugeordnet werden, wobei die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat durch Konvertierung einer Schaltungsbeschreibung (1) gemäß einem ersten Beschreibungsformat erzeugt worden sind und das erste Beschreibungsformat eine höhere Abstraktionsebene aufweist als das zweite Beschreibungsformat. Bei dieser Konvertierung können nachteiligerweise Signalpfadkennzeichner derart verändert werden, dass eine Zuordnung der Signalpfadkennzeichner zweier Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat, die unterschiedliche Zwischenschritte durchlaufen haben, nicht mehr möglich ist. Erfindungsgemäß ist daher vorgesehen, Zuordnungsinformationen zur Zuordnung von Signalpfadkennzeichnern von Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat auch in Abhängigkeit der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat zu erzeugen, aus der die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat durch Konvertierung entstanden sind. Weiterhin können die Schaltungsbeschreibungen (4, 5) gemäß dem zweiten Beschreibungsformat aus der Schaltungsbeschreibung (1) gemäß dem ersten Beschreibungsformat derart erzeugt werden, dass der Informationsgehalt in Bezug auf die Signalpfadkennzeichner nicht geringer wird, so dass die Zuordnung der Signalpfadkennzeichner in einem Äquivalenzvergleich (6) erleichtert wird.

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/EP 03/09548

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 G06F17/50

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC, IBM-TDB, PAJ, COMPENDEX

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	<p>DRECHSLER R: "Equivalence checking of digital circuits in an industrial environment"            IT+TI INFORMATIONSTECH. TECH. INF.            (GERMANY), IT+TI INFORMATIONSTECHNIK UND TECHNISCHE INFORMATIK, AUG. 2001,            OLDENBOURG, GERMANY,            vol. 43, no. 4, August 2001 (2001-08),            pages 200-205, XP001189624            ISSN: 0944-2774            paragraphs '0003!, '03.2!            page 203, column 2, line 35 - line 55            figures 2,3</p> <p>-----</p> <p style="text-align: center;">-/--</p>	1-18

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

\* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the International search

11 June 2004

Date of mailing of the International search report

25/06/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
 NL - 2280 HV Rijswijk  
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
 Fax: (+31-70) 340-3018

Authorized officer

Guingale, A

## INTERNATIONAL SEARCH REPORT

International Application No

PCT/EP 03/09548

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	SUBASH CHANDAR G ET AL: "Addressing verification bottlenecks of fully synthesized processor cores using equivalence checkers" 2001, PISCATAWAY, NJ, USA, IEEE, USA, 30 January 2001 (2001-01-30), - 2 February 2001 (2001-02-02) pages 175-180, XP002284137 ISBN: 0-7803-6633-6 paragraph '04.5! -----	1,7,11, 15
A	US 5 995 730 A (BLINNE RICHARD D) 30 November 1999 (1999-11-30) column 1, line 40 - column 2, line 4 column 2, line 34 - column 3, line 30 figure 1 -----	1,7,11, 15

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International Application No

PCT/EP 03/09548

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US 5995730	A 30-11-1999	AU WO	7691098 A 9853413 A1	11-12-1998 26-11-1998

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/EP 03/09548

**A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES**  
IPK 7 G06F17/50

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

**B. RECHERCHIERTE GEBIETE**

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
IPK 7 G06F

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, IBM-TDB, PAJ, COMPENDEX

**C. ALS WESENTLICH ANGESEHENE UNTERLAGEN**

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DRECHSLER R: "Equivalence checking of digital circuits in an industrial environment" IT+TI INFORMATIONSTECH. TECH. INF. (GERMANY), IT+TI INFORMATIONSTECHNIK UND TECHNISCHE INFORMATIK, AUG. 2001, OLDENBOURG, GERMANY, Bd. 43, Nr. 4, August 2001 (2001-08), Seiten 200-205, XP001189624 ISSN: 0944-2774 Absätze '0003!, '03.2! Seite 203, Spalte 2, Zeile 35 - Zeile 55 Abbildungen 2,3 ----- -/-	1-18

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

- \* Besondere Kategorien von angegebenen Veröffentlichungen :
- "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- "E" älteres Dokument, das jedoch erst am oder nach dem Internationalen Anmeldedatum veröffentlicht worden ist
- "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchebericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*& Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des Internationalen Recherchenberichts
11. Juni 2004	25/06/2004
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter  Guingale, A

## INTERNATIONALES RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/EP 03/09548

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	SUBASH CHANDAR G ET AL: "Addressing verification bottlenecks of fully synthesized processor cores using equivalence checkers" 2001, PISCATAWAY, NJ, USA, IEEE, USA, 30. Januar 2001 (2001-01-30), - 2. Februar 2001 (2001-02-02) Seiten 175-180, XP002284137 ISBN: 0-7803-6633-6 Absatz '04.5! -----	1,7,11, 15
A	US 5 995 730 A (BLINNE RICHARD D) 30. November 1999 (1999-11-30) Spalte 1, Zeile 40 - Spalte 2, Zeile 4 Spalte 2, Zeile 34 - Spalte 3, Zeile 30 Abbildung 1 -----	1,7,11, 15

**INTERNATIONALER RECHERCHENBERICHT**

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP 03/09548

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5995730 A	30-11-1999	AU 7691098 A WO 9853413 A1	11-12-1998 26-11-1998